

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-345415

(43)Date of publication of application : 14.12.2001

---

(51)Int.Cl. H01L 23/50  
C09J 7/02  
H01L 21/56

---

(21)Application number : 2000-164411 (71)Applicant : NITTO DENKO CORP

(22)Date of filing : 01.06.2000 (72)Inventor : FURUTA YOSHIHISA  
NAHATA NORIKANE  
TAKANO HITOSHI

---

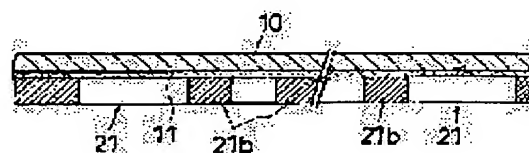
**(54) LEAD FRAME LAMINATE AND MANUFACTURING METHOD OF SEMICONDUCTOR COMPONENT**

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a lead frame laminate that suppresses the oxidation of a lead frame by heating even if an atmospheric gas is not adjusted, reduces the deposit of silicone, and can eliminate the need for removing the silicone, the manufacturing method of a semiconductor component, and an adhesive tape for the lead frame.

**SOLUTION:** In this lead frame laminate, a lead frame 21 is used for manufacturing the semiconductor component and has a terminal part 21b

that is aligned in an opening and is made of copper, and a base film layer 10 covers at least the opening and terminal part 21b of the lead frame 21. The frame 21 and the layer 10 are laminated via an adhesive layer 11. The adhesive layer 11 contains a silicone-based binder and antioxidant.



---

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of  
application other than the  
examiner's decision of rejection or  
application converted registration]

[Date of final disposal for  
application]

[Patent number]

[Date of registration]

[Number of appeal against  
examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 ( J P )

(12) 公 開 特 許 公 報 ( A )

(11)特許出願公開番号  
特開2001-345415  
(P2001-345415A)

(43)公開日 平成13年12月14日(2001.12.14)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
H 0 1 L 23/50		H 0 1 L 23/50	Y 4 J 0 0 4
C 0 9 J 7/02		C 0 9 J 7/02	Z 5 F 0 6 1
H 0 1 L 21/56		H 0 1 L 21/56	T 5 F 0 6 7

審査請求 未請求 請求項の数5 O L (全 7 頁)

(21)出願番号	特願2000-164411(P2000-164411)	(71)出願人	000003964 日東電工株式会社 大阪府茨木市下穂積1丁目1番2号
(22)出願日	平成12年6月1日(2000.6.1)	(72)発明者	古田 喜久 大阪府茨木市下穂積1丁目1番2号 日東電工株式会社内
		(72)発明者	名畑 憲兼 大阪府茨木市下穂積1丁目1番2号 日東電工株式会社内
		(74)代理人	100092266 弁理士 鈴木 崇生 (外4名)

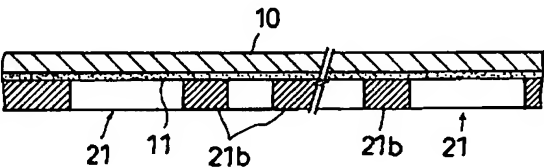
最終頁に続く

(54)【発明の名称】 リードフレーム積層物および半導体部品の製造方法

(57)【要約】

【課題】 雰囲気ガスを調整しなくても、加熱によるリードフレームの酸化を抑制して、シリコン付着量を少なくし、その除去を不要にすることができるリードフレーム積層物、半導体部品の製造方法、並びにリードフレーム用粘着テープを提供する。

【解決手段】 半導体部品の製造に使用され、開口に配列した端子部21bが銅製であるリードフレーム21と、そのリードフレーム21の開口及び端子部21bを少なくとも覆う基材フィルム層10とを、粘着層11を介して積層してあるリードフレーム積層物であって、前記粘着層11は、シリコン系バインダー及び酸化防止剤を含有する。



## 【特許請求の範囲】

【請求項1】 半導体部品の製造に使用され、開口に配列した端子部が銅製であるリードフレームと、そのリードフレームの開口及び端子部を少なくとも覆う基材フィルム層とを、粘着層を介して積層してあるリードフレーム積層物であって、前記粘着層は、シリコン系バインダー及び酸化防止剤を含有するリードフレーム積層物。

【請求項2】 前記粘着層は、前記シリコン系バインダー100重量部に対して、前記酸化防止剤を0.5〜30重量部含有する請求項1記載のリードフレーム積層物。

【請求項3】 前記粘着層は、前記リードフレームとの界面近傍に、前記酸化防止剤が偏在するものである請求項1又は2に記載のリードフレーム積層物。

【請求項4】 開口に配列した端子部が銅製であるリードフレームを使用して、その端子部に半導体チップを接続した状態で樹脂封止を行う成型工程と、前記端子部にはんだをメッキするメッキ工程を有する半導体部品の製造方法において、請求項1〜3いずれかに記載のリードフレーム積層物を使用して前記成型工程を行った後に、前記メッキ工程を行う前に、前記基材フィルム層を前記粘着層と共に剥離することを特徴とする半導体部品の製造方法。

【請求項5】 請求項1〜3いずれかに記載のリードフレーム積層物を製造するために使用され、前記基材フィルム層と前記粘着層とを備えるリードフレーム用粘着テープ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体部品の製造に使用され、開口に配列した端子部が銅製であるリードフレームを、基材フィルム層と積層したリードフレーム積層物、それを使用する半導体部品の製造方法、並びにリードフレーム積層物を製造するためのリードフレーム用粘着テープに関する。

## 【0002】

【従来の技術】近年、LSIの実装技術においてCSP (Chip Scale/Size Package) 技術が注目されている。この技術の内、QFN (Quad Flat Non-leaded package)、SON (Small Outline Non-leaded package) に代表されるリード端子がパッケージ内部に取りこまれた形態のパッケージについては、端子が封止樹脂面より露出した形状となる。

【0003】このようなCSPの一般的な製造方法は、図4 (イ)〜(ハ) に示すように、半導体チップ2の電極とリードフレーム21のリード端子21bとの間をワイヤ23でボンディングしたものを、下金型3のキャビティ31内に配置し、離型フィルム1を介在させて又は

介在させずに (図示した例は介在させる場合) 上金型4で型閉し、トランスファー成形によりキャビティ31内に樹脂5を注入・硬化させ、次いで型開した後、リード端子21bを残してリードフレーム21をトリミングによりカットしている。

【0004】その際、通常、銅製のリードフレームを用いて、離型フィルム1を介在させずに樹脂成型を行い、その後、樹脂成型時のフラッシュや端子部に付着したダストをデフラッシュした後、端子部にはんだメッキしていた。つまり、リードフレーム単体を用いて製造を行う場合、成型時に封止樹脂がリードフレーム裏面への回り込むフラッシュが発生し、実装時の端子部を覆ってしまうため、デフラッシュ工程を新たに設け、端子部を露出させる必要があった。その結果、工程が増えてしまい、コスト高や製造納期が長期化するなどの弊害があった。

【0005】また、離型フィルムを介在させる場合、端子部を露出させる効果が幾分得られるものの、端子部へのフラッシュを完全に防止することは困難であった。

【0006】一方、半導体装置の製造方法として、デバイスホールを有する基板の裏面に粘着テープを貼着してデバイスホールを塞ぎ、次いでデバイスを接続し、さらに樹脂封止を行なった後、前記粘着テープを剥離することにより裏面が樹脂で汚損されるのを防止する方法が公知である (特開昭60-224238号公報)。

## 【0007】

【発明が解決しようとする課題】しかしながら、本発明者らが、上記のように粘着テープを銅製のリードフレームに使用することを試みたところ、加熱に耐えうるシリコン系粘着テープにより樹脂漏れは防げるものの、加熱により銅製のリードフレームが酸化することが判明した。更に、この酸化によって、粘着テープの剥離時にリードフレームへのシリコン付着量が増加し、このままでははんだメッキが均一に行えないため、はんだメッキの前にシリコン除去作業を行う必要があった。なお、リードフレームが酸化しない加熱条件で製造を行おうとすると、短時間しか加熱できず、製造条件が著しい制約を受けることになる。

【0008】一方、酸化を防止すべく窒素ガス中で加熱する方法についても検討したが、シリコン付着量は低減できるものの、加熱部分の密閉や窒素ガス置換などに要する時間、コスト、及び作業性を考慮すると、実用的なものとは言えなかった。

【0009】そこで、本発明の目的は、雰囲気ガスを調整しなくても、加熱によるリードフレームの酸化を抑制して、シリコン付着量を少なくし、その除去を不要にすることができるリードフレーム積層物、半導体部品の製造方法、並びにリードフレーム用粘着テープを提供することにある。

## 【0010】

【課題を解決するための手段】本発明者らは、上記目的

を達成すべく、リードフレームの酸化防止方法について鋭意研究したところ、酸化防止剤を含有する粘着層を介して、端子部を覆う基材フィルム層を積層することにより、上記目的が達成できることを見出し、本発明を完成するに至った。

【0011】即ち、本発明のリードフレーム積層物は、半導体部品の製造に使用され、開口に配列した端子部が銅製であるリードフレームと、そのリードフレームの開口及び端子部を少なくとも覆う基材フィルム層とを、粘着層を介して積層してあるリードフレーム積層物であって、前記粘着層は、シリコン系バインダー及び酸化防止剤を含有することを特徴とする。

【0012】上記において、前記粘着層は、前記シリコン系バインダー100重量部に対して、前記酸化防止剤を0.5～30重量部含有することが好ましい。

【0013】また、前記粘着層は、前記リードフレームとの界面近傍に、前記酸化防止剤が偏在するものである好ましい。

【0014】また、前記酸化防止剤は、完全に相溶せず前記シリコン系バインダー中に分散していることが好ましい。

【0015】一方、本発明の半導体部品の製造方法は、開口に配列した端子部が銅製であるリードフレームを使用して、その端子部に半導体チップを接続した状態で樹脂封止を行う成型工程と、前記端子部にはんだをメッキするメッキ工程を有する半導体部品の製造方法において、上記いずれかに記載のリードフレーム積層物を使用して前記成型工程を行った後に、前記メッキ工程を行う前に、前記基材フィルム層を前記粘着層と共に剥離することを特徴とする。

【0016】他方、本発明のリードフレーム用粘着テープは、上記いずれかに記載のリードフレーム積層物を製造するために使用され、前記基材フィルム層と前記粘着層とを備えるものである。

【0017】〔作用効果〕本発明のリードフレーム積層物によると、実施例の結果が示すように、酸化防止剤を含有する粘着層が端子部を覆うため、空气中で加熱しても酸化がすすむことを遅らせ、その結果シリコン付着量を減少させ、容易にはんだメッキができるようになる。また、粘着層のシリコン系バインダーは、半導体製造工程で加熱される200℃程度・数時間の工程では、大きく劣化するようなことはなく、粘着層にて封止樹脂のフラッシュを防止することができる。更に、粘着層を介して開口及び端子部を少なくとも覆う基材フィルム層を積層することにより、金型の離型効果なども得られるようになる。

【0018】前記粘着層は、前記シリコン系バインダー100重量部に対して、前記酸化防止剤を0.5～30重量部含有する場合、酸化防止効果がより高まると共に、粘着層の粘着性をより良好にすることができる。

【0019】また、前記粘着層は、前記リードフレームとの界面近傍に、前記酸化防止剤が偏在する場合、より効果的に酸化防止剤の効果が発揮され、少ない酸化防止剤量で済むようになる。なお、シリコン系バインダー自体は、酸化防止剤の必要性が低いものである。

【0020】一方、本発明の半導体部品の製造方法によると、本発明のリードフレーム積層物を使用して成型工程を行うため、上記の如き作用効果により、雰囲気ガスを調整しなくても、加熱によるリードフレームの酸化を抑制して、シリコン付着量を少なくし、その除去を不要にすることができるようになる。また、リードフレーム積層物を貼着した状態でPMC（ポストモールドキュア）工程を行うなどして、メッキ工程を行う直前に剥離することにより、ダストの端子付着を好適に防ぐことができる。

【0021】他方、本発明のリードフレーム用粘着テープによると、上記の如き作用効果を奏するリードフレーム積層物を、リードフレームに貼着するだけで容易に得ることができる。

【0022】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明する。

【0023】図1は本発明に用いられるリードフレームの例を示すものであり、(イ)は全体を示す斜視図、(ロ)はその1ユニット分を示す平面図である。リードフレーム21は、図1に示すように、半導体チップ2を配置して接続を行うための開口21aを有しており、その開口21aには複数の端子部21bを配列している。本発明では少なくとも端子部21bが銅製であればよいが、リードフレーム21全体が銅製であってもよい。

【0024】本発明において、半導体チップ2は端子部21bにワイヤボンディング等によって電気的に接続されるが、リードフレーム積層物とした状態で半導体チップ2を接続してもよく、また積層物とする前に接続を行ってもよい。従って、本発明のリードフレーム積層物は、予め半導体チップ2を接続してあるものも包含される。

【0025】端子部21bの形状や配列は何れでもよく、長方形に限らず、パターン化した形状や円形部を有する形状等でもよく、また、開口21aの全周に配列されたものに限らず、開口21aの全面や対向する2辺に配列したもの等でもよい。

【0026】本発明のリードフレーム積層物は、図1(ロ)のI-I断面図である図2に示すように、上記のようなリードフレーム21と、その開口21a及び端子部21bを少なくとも覆う基材フィルム層10とを粘着層11を介して積層してある。つまり、リードフレーム21に接する形で粘着層11が存在し、更に、粘着層11のリードフレーム21に接触する反対面には、金型等に貼りついてしまうことを防止する為に基材フィルム1

0が積層されている。

【0027】本発明は、上記のようなリードフレーム積層物において、粘着層11がシリコン系バインダー及び酸化防止剤を含有することを特徴とする。酸化防止剤としては、例えばヒンダートフェノール系酸化防止剤、燐系酸化防止剤、ラクトン系酸化防止剤等が挙げられ、これらは単体または組み合わせて使用できる。

【0028】これら酸化防止剤は、シリコン系バインダーに対して、相溶性が悪い場合が多い。例えばヒンダートフェノール系の中のペンタエリスリチル-テトラキス[3-(3,5-ジ-tert-ブチル-4-ヒドロキシフェニル)プロピオネート]（商品名IRGANOX1010）の場合、少量配合しただけで、粘着層は白濁してしまい、通常の粘着層と考ええると好ましいものではないが、本発明においては、リードフレームの酸化が防げれば良いため、特に問題は発生しないばかりか、酸化防止剤の選定の自由度が広がる。そればかりか、フィラーを入れた効果を期待でき、酸化防止剤の配合部数により、接着性を調整することができる。

【0029】粘着層11は、シリコン系バインダー100重量部に対して、酸化防止剤を0.5〜30重量部含有することが好ましく、1〜15重量部含有することが更に好ましい。30重量部を超えると、粘着層11の除去時に酸化防止剤がリードフレーム21に残り、汚染したり貼りつき難くなる傾向がある。また、0.5重量部未満では、酸化防止効果が不十分になる傾向がある。ここで言う重量部は酸化防止剤の存在部分の割合であり、酸化防止剤が存在しない部分を必ずしも含めなくてよい。

【0030】そして、粘着層11は、リードフレーム21との界面近傍に酸化防止剤が偏在するものでもよく、酸化防止剤を含有する粘着層と酸化防止剤の無い粘着層とが積層されたものでも同様な効果が発揮される。また、酸化防止剤は、完全に相溶せずにシリコン系バインダー中に分散していてもよく、ブリード等が生じたものでもよい。

【0031】シリコン系バインダーとしては、シリコン系粘着剤に使用されるものが何れも使用でき、各種のものが市販されている。また、シリコン系バインダーには、架橋剤や触媒を添加して常温や加熱下などで架橋させるものが存在するが、その場合、必要な成分を添加して、適宜処理すればよい。また、接着性を調整するために、カーボニッケル等のフィラー類等を添加してもよい。

【0032】基材フィルム10は、粘着層11の金型などへの貼りつき防止のマスク材として使用される。従って、基材フィルム10の材質としては、粘着層11が基材フィルム10の裏面側へ移行しにくいもの（例えば無孔フィルム）で、かつ加熱時に溶融しにくいようにある程度の耐熱性を有するものが好ましい。また、基材フィ

ルム10を剥離・除去することを考えると、破れ・切れの発生し難いものが望ましい。

【0033】例えば、目止めしたガラスクロス、ポリエチレンナフタレート（PEN）、ポリイミド（PI）、ポリフェニレンスルフィド（PPS）、ポリテトラフルオロエチレン（PTFE）、エチレン/テトラフルオロエチレン共重合体（ETFE）等の樹脂、各種金属箔類（例えばSUS、アルミ、銅等）等が挙げられる。中でも耐熱性に優れたPIフィルムがより望ましい。

【0034】本発明において、基材フィルム10の厚みは10〜250 $\mu$ m、粘着層11の厚みは1〜75 $\mu$ mが好ましい。

【0035】本発明のリードフレーム積層物を作製する為には、基材フィルム10上に粘着層11を形成したテープ状、シート状のものを予め作製しておくことにより、リードフレーム21の各種形状に関わらず、貼り合わせるだけで短時間で容易に積層物を得ることができ、つまり、基材フィルム層10と粘着層11とを備える本発明のリードフレーム用粘着テープを好適に使用できる。

【0036】更にリードフレーム21上に粘着層11を塗布・形成すると、封止樹脂で成型する際、逆方向、つまり、ICチップを乗せる面側に、粘着層11がはみ出てしまい、汚染の原因となる。また、リードフレーム21のパターンにあわせて、マスク材を用意しなくてはならず、汎用性にかけたり、厚みが均一とならずに樹脂封止時に金型と隙間が生じ、フラッシュの原因となる。加えてリードフレーム21上のみでは、封止樹脂が端子部21bよりも盛り上がってしまい、端子部21bを基板上に乗せるタイプの場合は実装できなくなってしまう。

【0037】更に、基材フィルム10に粘着層11を塗布・形成することにより、二者の密着性が上がり、半導体部品製造後の、粘着層11の剥離・除去がより確実となる。なお、基材フィルム10と粘着層11の密着性を上げる為に、プライマー層などを設けてもよい。

【0038】また剥離時にリードフレーム21と粘着層11の界面の接着性の高いものは、除去時に成型した半導体部品を変形しやすく、半導体部品の不良の原因となる。これを防止する為、200℃で1時間加熱後に、粘着層11がSUS又は銅に対して、4N/20mm以下の接着力（JIS C2104に準拠）を有するのが好ましい。

【0039】一方、本発明の半導体部品の製造方法は、開口に配列した端子部が銅製であるリードフレームを使用して、その端子部に半導体チップを接続した状態で樹脂封止を行う成型工程（図3参照）と、前記端子部にはんだをメッキするメッキ工程を有する半導体部品の製造方法において、本発明のリードフレーム積層物を使用して前記成型工程を行った後に、前記メッキ工程を行う前に、基材フィルム層10を粘着層11と共に剥離するこ

とを特徴とする。

【0040】例えば、予め基材フィルム層10と粘着層11からなる粘着テープを、半導体チップ2の電極と端子部21bとの間をワイヤ23でボンディングしたリードフレーム21に貼着して積層物を得る。この積層物を使用して、図3(イ)～(ハ)に示すように、半導体チップ2が下金型3のキャビティ31内に位置するように配置し、上金型4で型閉し、トランスファー成形によりキャビティ31内に樹脂5を注入・硬化させ、次いで型開する。必要に応じて、粘着テープを貼着した状態で加熱装置内でPMC(ポストモールドキュア)工程を行う。粘着テープを剥離除去した後、端子部21bにはんだをメッキするメッキ工程を行う。その後又はそれまでの適当な時期に、端子部21bを残してリードフレーム21をトリミングによりカットする。

【0041】

【実施例】以下、本発明の構成と効果を具体的に示す実施例等について説明する。

【0042】(実施例1) 粘着層のシリコン系バインダーとしてSD-4587 L 100重量部、触媒SRX-212(東レダウコーニング製)0.6重量部、ヒンダートフェノール系酸化防止剤(イルガノックス1010)1重量部を混合して均一に塗布することにより、厚さ30 $\mu$ mの粘着層を基材フィルムであるポリイミドフィルム(カプトン100H、厚さ25 $\mu$ m)上に形成し、これを銅製のリードフレームに貼合せリードフレーム積層物を得た。

【0043】このリードフレーム積層物を用いて175℃×90秒でリードフレーム上に樹脂成型を行ない、樹脂バリ(フラッシュ)の発生を確認した。その後、基材フィルムを粘着層と共に剥離し、リードフレームの変形を確認した。また、積層物を175℃で7時間空気中で加熱し、その後、基材フィルムを粘着層と共に剥離し、リードフレーム上のSi量(単位: g/m<sup>2</sup> CPS量を粘着剤標準で換算)を蛍光X線分析により確認した。

【0044】(実施例2) 実施例1において、ヒンダートフェノール系酸化防止剤(イルガノックス1010)の量を5重量部にした以外は実施例1と同様にして、リ

ードフレーム積層物を得た後、同様にして各評価を行った。

【0045】(実施例3) 実施例1において、ヒンダートフェノール系酸化防止剤(イルガノックス1010)の量を10重量部にした以外は実施例1と同様にして、リードフレーム積層物を得た後、同様にして各評価を行った。

【0046】(実施例4) 実施例1において、ヒンダートフェノール系酸化防止剤としてイルガノックス1330を使用した以外は実施例1と同様にして、リードフレーム積層物を得た後、同様にして各評価を行った。

【0047】(実施例5) 実施例1において、ヒンダートフェノール系酸化防止剤としてイルガノックス1331を使用した以外は実施例1と同様にして、リードフレーム積層物を得た後、同様にして各評価を行った。

【0048】(比較例1) 実施例1において、リードフレーム積層物の代わりに銅製のリードフレームをそのまま使用した以外は実施例1と同様にして各評価を行った。

【0049】(比較例2) 実施例1において、酸化防止剤を使用しないこと以外は実施例1と同様にして、リードフレーム積層物を得た後、同様にして各評価を行った。

【0050】(比較例3) 比較例2において、空気中での175℃×7時間の加熱の代わりに窒素ガス置換中で加熱した以外は比較例2と同様にして、リードフレーム積層物を得た後、同様にして各評価を行った。

【0051】(比較例4) 比較例2において、リードフレームをNi/Pd/Auに変更した以外は比較例2と同様にして、リードフレーム積層物を得た後、同様にして各評価を行った。

【0052】(参考例1) 実施例1において、ヒンダートフェノール系酸化防止剤(イルガノックス1010)の量を50重量部にした以外は実施例1と同様にして、リードフレーム積層物を得た後、同様にして各評価を行った。

【0053】

【表1】

	実施例					比較例				参考例
	1	2	3	4	5	1	2	3	4	1
酸化防止剤	1	5	10	1	1	—	0	0	0	50
mp	150					—				
相溶性	白濁					—	透明			白濁
フラッシュ	なし					あり	なし			
雰囲気	空気					空気	N2	空気		
Si付着量	0.03	0.03	0.03	0.3	0.1	ND	2.5	0.01	0.08	注1
変形	なし									

注1: 接着性がほとんど無く、貼合せが困難であった。

【0054】表1の結果が示すように、酸化防止剤を含

む粘着層を積層したリードフレーム積層物にすることにより、空気中で酸化防止剤無しの場合に比べて、Si付

着量を $1/100 \sim 1/10$ に減少でき、酸化しない窒素ガス中や、Ni/Pd/Auリードフレーム（酸化しない）と同等の成型品を得ることができ、且つフラッシュも止まっていることが明らかである。

【0055】たとえば、この事実より、樹脂成型工程だけでなく、通常5～7時間程度175℃で加温されるPMC（ポストモールドキュア）工程までも、シリコン付着量が少なく積層物の形状で加熱でき、ダストの端子付着を防ぐことができる。

【図面の簡単な説明】

【図1】本発明に用いるリードフレームの一例を示す図

【図2】図1（ロ）のI-I断面を示す断面図

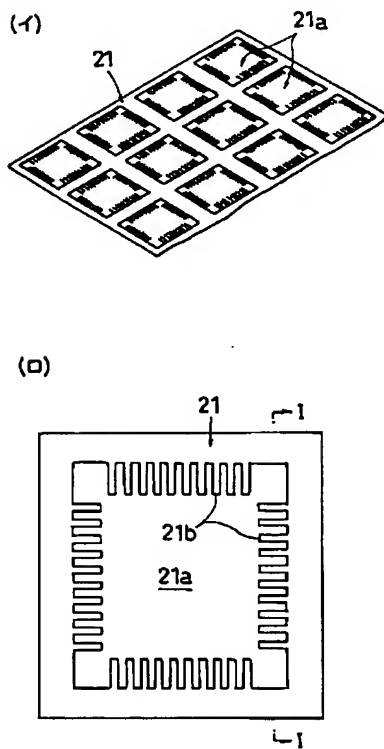
【図3】本発明の樹脂成型工程の例を示す工程図

【図4】従来の樹脂成型工程の例を示す工程図

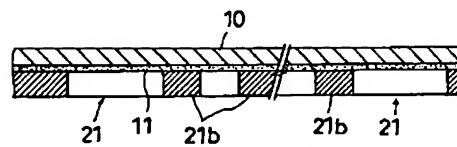
【符号の説明】

- 2 半導体チップ
- 3 金型（下型）
- 4 金型（上型）
- 5 封止樹脂
- 10 基材フィルム層
- 11 粘着層
- 21 リードフレーム
- 21a 開口
- 21b 端子部

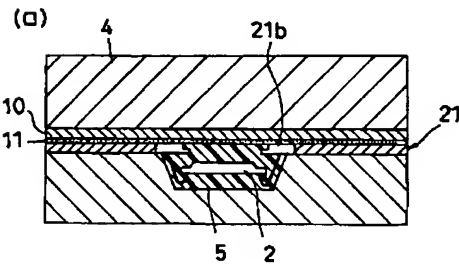
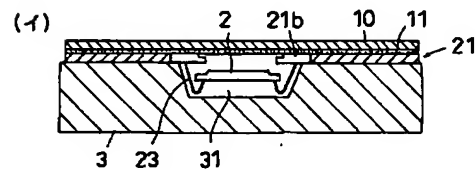
【図1】



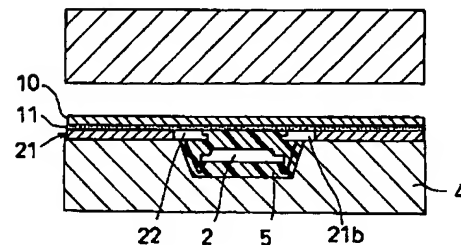
【図2】



【図3】

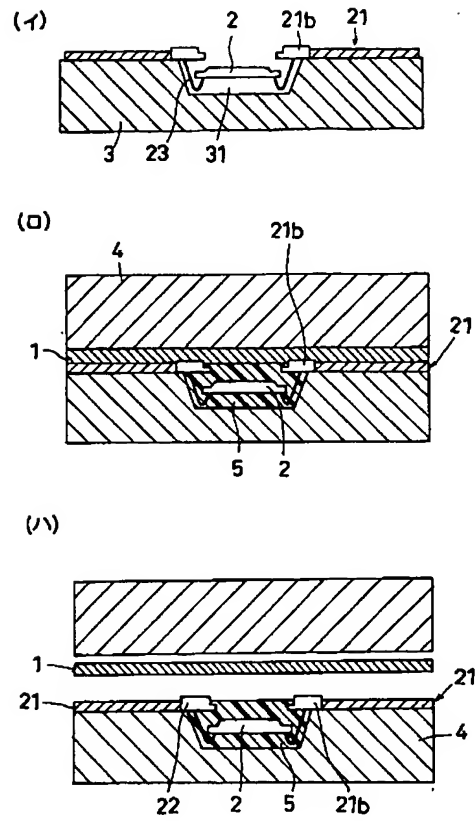


【図4】





【図4】



フロントページの続き

(72)発明者 高野 均  
大阪府茨木市下穂積1丁目1番2号 日東  
電工株式会社内

Fターム(参考) 4J004 AA11 AA17 AB01 CA04 CA05  
CA06 CA07 CC02 FA05  
5F061 AA01 BA01 CA21 CB13 DD13  
EA03 EA13  
5F067 AA09 AB04 BC13 CC03 CC05  
CC08 DA05 DA07 DE19 EA04